## デルタ変調について

# \* \*\* 水野 邦昭・松田 秀雄

## Considerations on delta modulation

### Kuniaki MIZUNO · Hideo MATSUDA

In delta modulation as well as PCM it is able to develope its S/N ratio by introducing the method of the companding.

In this paper we discribe about the usefulness of the amplitude weighting coefficient  $\{1, 1, 2, 4, 9, \cdots,$ 9  $\}$  which we proposed.

This coefficient is especially superior to in both the noise characteristic and the following characteristic operating by the high frequecy input.

#### 1. 緒 言

ディジタル通信の代表的なものとして、パルス符 号変調 (pulse code modulation;以下PCMと略記) とデルタ変調 (delta modulation ;以下△M と略記) の二つをあげることができる。

PCMは入力信号の符号化の過程において、量子化 された各標本値の大きさに応じてnビット(例えば8 ビット)のパルスを割り当て、変調系を構成する。 これに対しΔMは連続する二つの標本値の差に1ビ ットのパルスを割り当てて変調系を構成するもので、 PCMに比べ標本化周波数f。が高くなる欠点がある が、変調器が著しく簡単となる利点がある。

PCMでは量子化の過程で圧伸を行なうことによっ てS/N比の改善を行なっているが、ΔMにおいても その様な圧伸を導入することにより、TV 画像信号 伝送の分野において、PCM方式に匹敵する性能の向 上をはかってきた。

圧伸の方法に瞬時圧伸を用いた圧伸1ビットΔM方 式は、入力信号の変化の大きさに応じてステップサ イズムを変え、低周波入力時のgranular(量子化) 雑音並びに高周波入力時の slope overload (勾配 過負荷) 雑音を軽減する目的で考え出された方式で、 その振幅荷重係数 $\left\{u_1, u_2, \dots, u_n\right\}$ としては、

ことが報告されている。(1)

しかしながら高周波入力時のslope overload雑音 特性を改善する見地からは、最大量子化ス テップ u max(=un) をできるだけ大きくすることが望まし く、著者等は振幅荷重係数 {1,1,2,4,9,…,9 } (係数 I)の方式を考えた。この方式は安定条件式①を満 たさず不安定性が懸念されるが、その不安定機構を 解明した結果、不安定な振動を生ずることは極めて まれで、実用上ほとんど問題がないことが分かった。

そこで実験装置を試作し、上記二つの方式の比較 を中心に種々の実験・検討を行なったので、その結 果をここに報告する。

#### 2. 圧伸1ビットデルタ変調方式

圧伸△M方式は入力信号の大きさに応じて量子化 ステップサイズムを変化させつつデルタ変調を行な う方式であり、(i)シラブル圧伸方式と(ii) 逐次適 応形圧伸方式とに大別される。本研究の方式は瞬時

\* 工学部 電気工学科 同 F

#### 水野邦昭・松田秀雄

圧伸を行なう後者の方式で、符号化のフィードバッ クループ内に可変要素を備えることによって圧伸を 行なわせた。

量子化ステップサイズは一連のパルス列のパター ンによって決定される。図1に符号器のブロック図



図-1 圧伸1ビットΔM符号器ブロック図

を示す。振幅変調回路は符号列検出回路で検出され た、伝送路に送られるディジタル信号の過去のいく つかの組合せから、積分器に加えるステップ電圧の 極性と大きさとを決定するものである。

いま  $\{1,1,....,1\}$ の様に同一符号の一連のパル スが符号出力としてでてくる時、量子化出力の大き さuは振幅変調回路によって $u_1$ ,  $u_2$ , ...., $u_n$  と変化 する。またO(または-1)パルスが現われ  $\{0,0,...$ ...,0 $\}$ と続く時は、別な一連のパルスとみなしてu の大きさを再び $u_1$ ,  $u_2$ , ..., $u_n$  と変化させる。

振幅荷重係数は例えば

 $u_1 = u_2 = u_{min}$  (最小量子化ステップ)

 $u_i < u_i + 1$  (i=3,4,...,k)

uj =u<sub>max</sub> (最大量子化ステップ、ただしj>k) の様に選ばれる。

これはさらに安定性の立場から、条件式①を満た す様配慮されている。しかし緒言でも述べた通り、 slope overload 雑音特性を改善する見地からは、  $u_{max}$ をできるだけ大きくすることが望ましい。その 例として振幅荷重係数 $\{1,1,2,4,9,\cdots,9\}$ が考えら れる。これは条件式①を満たさず不安定性が懸念さ れるが、以下このことにつき考察を加える。

#### 3. 不安定機構の解明

いま最小量子化ステップ umin の8 倍のステップ 状入力が加わった時の係数 I,係数 II の出力応答を 図2,図3 に示す。係数 II では過渡応答の後± umin



図-3 係数Ⅱの出力応答

のステップを繰返して安定となるが、係数 I では不 安定振動となる。

次に(8+9i)umin (i=1,2,…)のステップ状入力 の場合、その出力応答は図4,図5の様になり、係



- 2 -



数Ⅱでは過渡応答の後± u<sub>min</sub> のステップを繰返して 安定となるが、係数Ⅰではやはり振動応答となる。

したがって一般の荷重係数においては、条件式① を満たさないui を uin, uiz, …, uij とすれば

 $\mathbf{A}_{\boldsymbol{p}} = \sum_{k=1}^{p} \mathbf{u}_{jk} \quad \cdots \cdots \cdots \bigcirc \bigcirc$ 

(ただしp>jの場合 uip=uij とみなす。)

の大きさのステップ状入力変動の時のみ振動応答す ることになる。

ところでいま8uminのステップ状入力のため不安 定振動している係数Iの変調器に、ある時刻t=t1 でuminの大きさのステップ状外乱が加わったものと すると、図6の様に不安定振動は直ちに消滅する。



実際音声や画像信号伝送においては、(8+9i)umin を満たすステップ状変動の現われることはまれであ り、例え振動が生じても次の信号変化によって消滅 するので、実用上ほとんど問題はないと考えられる。

#### 4. 圧伸1ビットデルタ変調装置

本研究に用いた実験装置のブロック図を図7に、 全回路図を図8にて示す。



図-7 実験回路のブロック図

クロックパルス $\Phi$ 、 $\Phi$ は無安定マルチよりの出力を RC微分回路、TR増幅器、バッファ段にインバータを 用いてとりだしている。マルチのコンデンサをC<sub>1</sub>= 600(pF), C<sub>2</sub> =1000(pF), C<sub>3</sub> =1600(pF) と切り 換えることにより、サンプリング周波数f<sub>3</sub> =77.585 (kHz), 49.919(kHz), 34.948(kHz)をそれぞれ得ている。

比較器(comparator)はOPアンプを用いて構成し、 波形整形にアンド回路を用いてR-Sフリップフロッ プに加える。R-Sフリップフロップ以後のアンド回 路につけてあるマニュアル端子 $M_1 \sim M_3$ および $M'_1 \sim M'_3$ に-24(V)("O"の状態)を加えると、①~④まで のOPアンプ出力は全てカットされ、振幅荷重係数 $\{1$ 1,……,1 $\}$ (係数III)が得られる。

またこの状態で加算器 I の入力抵抗20(k.2) に並 列に5.7(k.2)の抵抗を接続することによって、振幅 荷重係数  $\{9,9,...,9\}$ が得られる。係数  $\{9,9,...,9\}$ を考えたのは、本研究の主要課題である係数  $\{1,1, 2,4,9,...,9\}$ の中に  $\{9,...,9\}$ 成分が含まれている ため、これとの関連を調べるためである。

マニュアル端子  $M_1 \sim M_s$ をセット、 $M'_1 \sim M'_s$ をリセットにそれぞれ接続してやれば、加算器 I 使用の場合には  $\{1,1,2,4,9,...,9\}$  (係数 I)、加算器 II 使用の場合には  $\{1,1,2,3,5,...,5\}$  (係数 II) が得られる。 (この時、図8のスイッチS,S' は両方ともC,C' にはいっている。) 水野邦昭・松田秀雄



また加算器 I を使用している状態において、図8 のスイッチS,S'をB,B'に投入して8ビットシ フトレジスタを動作させることによって、振幅荷重係 数 { 1,1,1,1,1,1,1,1,1,2,4,9,…,9 } が得られる ことになる。

積分器(integrator)の入力端子にバイアス電源 が取り付けてあるのは、零点調整を行ない、ドリフ ト電圧を防ぐためのものである。

#### 5. 実験方法および結果

図8の回路図において、実験はOPアンプの入力端 子 (a)に正弦波(または三角波、矩形波)を加え、 ①積分器出力をシンクロスコープで観測した。 ②量子化雑音  $\epsilon$ はgranular 雑音と slope overload 雑音の両者を含めて考えるものとし、 (b)点の電圧を ディジタルテスタ(rms 値表示)を用いて測定した。 この時入力周波数を400,800,1000,2000,… (Hz) と 変化させ、その各の周波数に対して入力信号の振幅 を変化させた。ただし最小量子化ステップサイズは 一定で、  $\Delta$ (=umin)= $\chi$ (V)である ③サンプリング周波数ならびに入力振幅を一定とし て、入力周波数を変化させを創定した。

④入力振幅を一定として、その振幅での追従可能周 波数限界を求めた。

ここで②~④の実験における信号入力はいずれも 正弦波である。

①の結果を図9~図19の写真にて示す。二つの波形の上側が積分器出力波形、下側が信号入力波形である。



 $\begin{array}{l} f_{s}=34.948 (kHz \ )\\ \left\{ 1,1,2,4,9,\cdots,9 \ \right\}, \ f=800 (Hz)\\ V_{in}=2.82 (V), \ \varepsilon=0.43 (V)\\ \boxed{2}. 9 \end{array}$ 

#### <u>デルタ変調について</u>



$$\begin{split} f_{\star} = & 34.948\,(\rm kHz) \\ \left\{ 1,1,2,3,5,\cdots,5 \right\}, \ f = & 800\,(\rm Hz) \\ V_{i\,\rm m} = & 2.82(\rm V), \ e = 0.49(\rm V) \ . \\ \hline \boxtimes . \ 10 \end{split}$$



 $\begin{array}{l} f_{\star}=34.948\,(kHz) \\ \left\{1,1,1,1,1,1,1,1,1,2,4,9,\cdots,9\right\}, \ f=400(Hz) \\ V_{i\,\kappa}=2.82(V), \ \epsilon=0.39(V) \\ \fbox{$\mathbb{N}$. 11} \end{array}$ 



 $f_{s} = 49.919(kHz)$   $\{1,1,\dots,1\}, f=400(Hz)$   $V_{in} = 2.82(V), \epsilon = 1.06(V)$   $\boxtimes . 12$ 



f,=49.919(kHz) {1,1,2,4,9,...,9}, f=800(Hz) V<sub>i</sub>=2.82(V), ε=1.02(V) (三角波入力) 図.13



$$\begin{split} & f_s = 49.919 \; (kHz) \\ & \left\{ \; 1,1,2\,,4,9,\cdots,9 \; \right\}, \; f = 1000 (Hz) \\ & V_{i\,n} = 2.82 (V) \; , \; \varepsilon = 0.97 (V) \\ & \boxtimes . \; 14 \end{split}$$



f,=49.919(kHz) {1,1,2,3,5,…,5}, f=800(Hz) V<sub>in</sub>=2.82(V), c=0.60(V) (三角波入力) 図、15



 $\begin{array}{l} f_{*}\!=\!49.919(kHz) \\ \left\{ 1,1,2,3,5,\cdots,5 \right\} \;,\;\; ,\;\; f\!=\!1000(Hz) \\ V_{i\,n}\!=\!2.82(V),\epsilon\!=\!0.57(V) \\ \hline \fbox{ M. 16 } \end{array}$ 



 $\begin{array}{c} f_{s} = 49.919(kHz) \\ \mid 1,1,1,1,1,1,1,1,1,2,4,9,\cdots,9 \mid , f = 800(Hz) \\ V_{in} = 2.82(V), \varepsilon = 0.49(V) \\ \hline \boxtimes 1.17 \end{array}$ 

,





 $f_{s} = 77.585(kHz)$   $\{1,1,2,3,5,\cdots,5\}, f=3000(Hz)$   $V_{in}=0.635(V), \epsilon=0.53(V)$   $\boxtimes. 18$ 



$$\begin{split} f_{\epsilon} = & 77.585 \, (\mathrm{kHz}) \\ \left\{ 1, 1, 2, 4, 9, \cdots, 9 \right\}, \ f = & 4000 \, (\mathrm{Hz}) \\ & V_{in} = & 0.635 (\mathrm{V}), \, \epsilon = & 1.04 (\mathrm{V}) \\ & \boxtimes. \ 19 \end{split}$$

②の結果を図20~図25のグラフにて、また③の結果 を図26のグラフにて示す。④の結果を表1にて示す。





- 6 -



サンプリング 周 波 数 f <sub>a</sub> 〔kHz〕	係数番号	正 弦 波 入力振幅 〔V〕	追従可能 周波数 〔kHz〕	量子化雑音 ε(rms值)(V)
34.948	I	2.82	805	0.92
	II	2.82	675	0.44
	Ш	1.41	302	0.04
49.919	I	2 . 8 2	1170	0.97
	II	2 . 8 2	980	0.5
	Ш	1.41	465	0.07
77.585	Ι	2 . 8 2	2000	1.16
	П	2.82	1750	2.02
	Ш	2 . 8 2	480	0.08
				•

#### 表-1

#### 実験結果の考察 6.

 ①サンプリング周波数f<sub>s</sub>=34.948 [kHz]の場合、入 カ周波数 f=800[Hz] においては f<sub>s</sub>/f≈44の小さな 値となって標本化が粗くなり、係数Ⅰ、係数Ⅱどち らの場合にも小振幅で勾配過負荷を生ずることにな る。(図21参照)

②図20、図21、図22、図23および図25の特性曲線か ら係数 I の方式は係数 II の方式に比べ、大きい入力 振幅すなわち微係数の大きな波形に対し、量子化雑 音の小さいことが分かる。これは係数Ⅱの方式が急 峻な振幅変化に対しては追従特性が悪く、勾配過負 荷を生じやすいためである。

③デルタ変調器が入力波形に追従している場合(す なわちこの場合は granular 雑音のみ)、例えば図24 の最大入力振幅1.41[V]の点で係数I、係数II、係 数Ⅲを比べると分かる様に、granular 雑音は係数Ⅲ の方式が一番小さい。しかしこの時は本来+1、-1のパルスが交互に出るので、三つの係数は共に同 じ大きさの granular 雑音を持つべきものである。 係数Ⅰ、係数Ⅱの方式が係数Ⅲに比べ追従時に雑音 特性が劣化した原因は、積分器の不完全動作にある ものと思われる。

すなわちRC積分器の伝達関数は



7 -

で与えられ、理想積分器の周波数特性曲線は図27の 破線の様になるが、本実験に用いた図8の積分器に は漏洩が存在し、したがってその周波数特性も図27 の実線の様になり、積分器出力が完全な段階波状に ならず、これが量子化雑音の増大を招来したものと 推定される。

④従来の△M方式の係数Ⅲは、f<sub>s</sub>=77.585[kHz]の時でさえも量子化雑音特性は余り良くない。(図24参照)また低いサンプリング周波数の時には、入力振幅の大きな変化にはほとんど追従しきれない。(例えば図12参照。図12では勾配過負荷が観測される。) ⑤積分器出力波形を詳細に検討した結果、波形変化の平担な部分では本来なら符号列としては正・負のパルスが交互に出るべきであるにもか、わらず、本装置では正・正・正・負の順序でパルスを発生していることが観測され、これが雑音の増大を助長しているものと推論された。

そこでこれを救済する一手段として、図8に示す様 な8ビットシフトレジスタを振幅変調回路に挿入し、 係数 $\{1,1,1,1,1,1,1,1,1,2,4,9,...,9\}$ を用いる ことによって雑音の軽減をはかった。振幅荷重係数 に $\{1\}$ を10個も含むので、係数Iより追従特性が若 干劣るのはやむを得ないが、係数Iの方式に比して 雑音特性が相当改善されていることが分かる。(図11, 図17参照)

⑥表1より分かる様に、一定サンプリング周波数、 一定入力振幅に対する周波数追従特性は、係数Iの 方式が最も優れている。

⑦係数 {9,9,…,9 } 使用の時は、係数Ⅲの方式に比



し追従特性の改善は認められたが、granular雑音の 増大が係数 I のそれを上回った。

#### 7. 計算機シミュレーションの結果と考察

圧伸1ビットデルタ変調器は非線形・不連続制御 系で、理論的にその動作応答を記述することは極め て難しい。そのため計算機によるシミュレーション を行なった。その結果を図28に示す。

図28の結果は図26の結果に対応するものである。 入力信号の大きさが異なるので直接の比較はできな い。シミュレーションの結果は変調器が理想的に動 作した場合のもので、係数Iの方式が係数IIの方式 に比べ雑音特性が著しくよいことがより明確に示さ れている。そしてこの傾向はサンプリング周波数が 高くなる程顕著である。

シミュレーションの結果と実験結果との相異は、 変調装置の積分器および比較器特性の不良並びにM OS型ICの高速動作特性の不良に起因するものと考 えられる。

#### 8. 結 言

以上に述べてきた実験並びにシミュレーションの 結果から著者等の注目した係数 I の方式が係数 IIの 方式よりも、雑音特性並びに追従特性の両方におい て優れていることを示すことができた。

実際△M方式は通常画像伝送に用いられるもので あるから、デルタ変調器は充分高い周波数に追従で きるものでなければならない。この観点からも高周 波入力時の追従特性並びに雑音特性の共に優れてい る係数 I の方式が、係数 II の方式より有効であると 思われる。

なお今後の問題としては、高速スイッチング素子 (例えばTTL)、超高入力インピーダンスの積分器 を用いて回路を改良し、音声や画像信号入力時の出 力特性を検討する必要がある。

(昭和47年10月13日電気四学会北陸支部連合大会に て一部発表)

#### 参考文献

(1)R.H.Bosworth & J.C.Candy; BSTJ (1969) PP1459-1479
(2)水野、松田;電気四学会北陸支部連合大会 (1972,10)B-20
(3)水野邦昭;富山大学工学部修士論文

受付 昭和48年11月12日